

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application: 2002年11月25日

出願番号

Application Number: 特願2002-340745

[ST.10/C]:

[JP2002-340745]

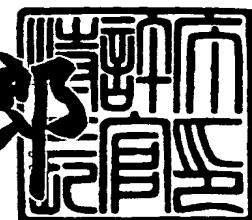
出願人

Applicant(s): パイオニア株式会社

2003年 7月 3日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3052812

【書類名】 特許願
【整理番号】 57P0384
【あて先】 特許庁長官殿
【国際特許分類】 H03M 7/36
H03M 3/00
H03F 3/217

【発明者】

【住所又は居所】 埼玉県鶴ヶ島市富士見6丁目1番1号 パイオニア株式会社 総合研究所内

【氏名】 駒村 光弥

【特許出願人】

【識別番号】 000005016

【氏名又は名称】 パイオニア株式会社

【代理人】

【識別番号】 100116182

【弁理士】

【氏名又は名称】 内藤 照雄

【手数料の表示】

【予納台帳番号】 110804

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0108677

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 デルタシグマ変調器、デルタシグマ変調器の切り替え方法、
およびデジタルアンプ

【特許請求の範囲】

【請求項1】 ディジタルオーディオ信号の量子化ノイズを高周波帯域にシフトすることにより、当該ディジタルオーディオ信号の帯域のノイズを削減するデルタシグマ変調器であって、

前記ディジタルオーディオ信号の量子化ビット数を検出する量子化ビット数検出手段と、

前記ディジタルオーディオ信号のボリューム設定値を検出するボリューム設定値検出手段と、

シェーピング特性の異なる複数のフィルタ係数を有し前記量子化ノイズを通過させるフィルタ手段と、

前記量子化ビット数検出手段の検出結果と前記ボリューム設定値検出手段の検出結果とに応じて、前記フィルタ手段のフィルタ係数を切り替えるフィルタ係数切替手段と、

を有することを特徴とするデルタシグマ変調器。

【請求項2】 前記フィルタ係数切替手段は、前記量子化ビット数が所定数以下の場合に、低次のフィルタ係数に切り替えることを特徴とする請求項1に記載のデルタシグマ変調器。

【請求項3】 前記フィルタ係数切替手段は、前記量子化ビット数が所定数以上で且つ前記ボリューム設定値が所定値以上の場合には低次のフィルタに切り替え、前記量子化ビット数が所定数以上でかつ前記ボリューム設定値が所定値未満の場合には高次のフィルタに切り替えることを特徴とする請求項1に記載のデルタシグマ変調器。

【請求項4】 前記フィルタ手段は、前記量子化ノイズを格納するメモリを備え、前記フィルタ係数を切り替えるときに前記メモリの内容を零にリセットすることを特徴とする請求項1～3のいずれかに記載のデルタシグマ変調器。

【請求項5】 前記フィルタ手段は、前記量子化ノイズを格納するメモリを

備え、次数が大きくなる方に前記フィルタ係数を切り替える場合に前記メモリの内容を零にリセットすることを特徴とする請求項1～3のいずれかに記載のデルタシグマ変調器。

【請求項6】 前記フィルタ係数切替手段は、前記ボリューム設定値が変更されて利得が上昇する場合には上昇開始時点近傍において前記フィルタ係数を切り替え、かつ前記ボリューム設定値が変更されて利得が下降する場合には下降終了時点近傍において前記フィルタ係数を切り替えることを特徴とする請求項1～5のいずれかに記載のデルタシグマ変調器。

【請求項7】 ディジタルオーディオ信号の量子化ビット数を検出する量子化ビット数検出ステップと、

前記ディジタルオーディオ信号のボリューム設定値を検出するボリューム設定値検出ステップと、

前記量子化ビット数及びボリューム設定値に応じてフィルタ係数を切り替えるフィルタ係数切替ステップと、

を含むことを特徴とするデルタシグマ変調器の切り替え方法。

【請求項8】 請求項1～6のいずれかに記載のデルタシグマ変調器を有することを特徴とするディジタルアンプ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、デルタシグマ変調器、デルタシグマ変調器の切り替え方法、およびディジタルアンプに関する。

【0002】

【従来の技術】

従来、デルタシグマ変調を用いるディジタルアンプでは、ノイズシェーピングにより量子化ノイズを高周波帯域にシフトさせることにより、オーディオ帯域のS/N比を確保している。

図1は、従来の5次のデルタシグマ変調器の構成を示すブロック図であり、ノイズシェーピングフィルタの係数(a1, a2, a3, a4, a5)は、固定さ

れている。このようにデジタルアンプで使用されるノイズシェーピングフィルタとしての従来のデルタシグマ変調器の係数は固定されている（例えば、非特許文献1参照）。

【0003】

なお、上記従来技術では、デルタシグマ変調器の係数は固定されているが、量子化ノイズの振幅周波数特性を人間の聴覚感度特性に一致させることを目的として、入力信号レベルに応じてフィルタ係数を選択するものがあり、その構成を図2に示す（例えば、特許文献1参照）。

【0004】

図2に示す従来技術では、mビットの入力信号のレベルがレベル検出器103で検出され、レベル判定器104での判定結果がフィルタ係数格納メモリ105に入力される。フィルタ係数格納メモリ105には、あらかじめmビットの入力信号のレベルに応じて変化する聴覚感度特性に量子化ノイズの振幅周波数特性を一致させるフィルタ係数が格納されており、レベル判定器104で判定されたレベルに応じて選択されたフィルタ係数で可変フィルタ106の特性が決定され、加算器101の出力と量子化器107の出力信号との差分が、可変フィルタ106に入力され、mビットの入力信号に加算されるものである。

【非特許文献1】

J.M.Goldberg A.B.Sandler, "Noise Shaping and Pulse-Width Modulation for an All-Digital Audio Power Amplifier", Journal of The Audio Engineering Society, Vol.39, No.6, 1991

【特許文献1】

特開平7-15281号公報（第3頁、図1）

【0005】

【発明が解決しようとする課題】

しかしながら、従来のデルタシグマ変調器では、次のような問題がある。S/N比を高くするためには、次数の高い回路構成の（高次の）デルタシグマ変調器を用いてノイズシェーピング量を多くするようにしなければならないが、このように高次のデルタシグマ変調器では系が不安定になり、入力信号の振幅が大きくな

なると発振してしまうことがあり、結果的に高S/N比と系の安定化の両立が図れない。

【0006】

したがって、フィルタ係数が固定の場合は、S/N比を高くするために高次のデルタシグマ変調回路を用いると、入力信号の最大振幅を制限しなければならない。その結果、所定の出力を得るためにパワースイッチング段の電圧を高くしなければならなくなり、性能コスト面で不利である。また、逆に大振幅の入力信号を許容するためには低次のデルタシグマ変調回路を用いなければならないため、S/N比を高くすることが難しい。

【0007】

また、図2に示す従来例では、過去の所定期間における入力信号の振幅の絶対値をとった平均値を検出して、その値をレベル判定して切り替えを行うようにしているが、検出するのは過去のレベルであるので、フィルタ係数を切り替える前に既にレベルが変化している可能性が高く、高S/N比と系の安定性の両立を図ることが困難であるという問題がある。本発明が解決しようとする課題には、上記した問題が一例として挙げられる。

【0008】

【課題を解決するための手段】

本発明に係るデルタシグマ変調器は、請求項1に記載したように、ディジタルオーディオ信号の量子化ノイズを高周波帯域にシフトすることにより、当該ディジタルオーディオ信号の帯域のノイズを削減するデルタシグマ変調器であって、前記ディジタルオーディオ信号の量子化ビット数を検出する量子化ビット数検出手段と、前記量子化ノイズのボリューム設定値を検出するボリューム設定値検出手段と、シェーピング特性の異なる複数のフィルタ係数を有し前記ディジタルオーディオ信号を通過させるフィルタ手段と、前記量子化ビット数検出手段の検出結果と前記ボリューム設定値検出手段の検出結果とに応じて、前記フィルタ手段のフィルタ係数を切り替えるフィルタ係数切替手段と、を有することを特徴とする

【0009】

本発明に係るデルタシグマ変調の切り替え方法は、請求項7に記載したように、ディジタルオーディオ信号の量子化ビット数を検出する量子化ビット数検出ステップと、前記ディジタルオーディオ信号のボリューム設定値を検出するボリューム設定値検出ステップと、前記量子化ビット数及びボリューム設定値に応じてフィルタ係数を切り替えるフィルタ係数切替ステップと、を含むことを特徴とする。

【0010】

本発明に係るディジタルアンプは、請求項8に記載したように、請求項1～6のいずれかに記載のデルタシグマ変調器を有することを特徴とする。

【0011】

【発明の実施の形態】

以下、本発明に係る実施の形態を図面に基づいて詳細に説明する。

図3は、本発明の実施の形態に係るデルタシグマ変調器を用いたディジタルアンプの機能ブロック図である。

【0012】

図3において、本発明の実施の形態に係るデルタシグマ変調器を用いたディジタルアンプ20は、CD(Compact Disc)やDVD(Digital Versatile Disk)等のディジタルソースからの入力信号を取り込むデジタルインターフェース1と、デジタルインターフェース1を介して取り込まれたデジタルソースからの入力信号をオーバーサンプリングするオーバーサンプリング回路2と、サンプリング周波数が上げられた入力信号に対して利得調整するデジタルボリューム3と、利得調整された入力信号に対して量子化ビット数を削減するデルタシグマ変調器4と、デルタシグマ変調器4により得られたパルス符号変調信号をパルス幅変調信号に変換するPCM(Pulse Code Modulation)／PWM(Pulse Width Modulation)変換器5と、パルス幅変調信号の周期で図示せぬ電源をスイッチングしてパルス幅変調信号の振幅を増幅し、スピーカ8に印加する電流を生成するパワースイッチ6と、生成された電流に含まれる高域成分を除去する低域通過フィルタ7とを備えている。

【0013】

次に、本発明の実施の形態に係るデルタシグマ変調器について説明する。

まず、本発明の実施の形態に係るデルタシグマ変調器4を構成するデルタシグマ変調回路の一例を図4に示し、その基本的な構成および動作を説明する。

【0014】

図4に示すように、デルタシグマ変調回路は、加算器Σ、フィルタ、量子化器から構成される。図4において、量子化ノイズ $N_q(z)$ はフィルタ $H(z)$ を介して入力側にフィードバックされる。その結果、量子化ノイズのスペクトルは、次式のように変形される。

【0015】

【数1】

$$N_q'(z) = (1 - H(z)) N_q(z)$$

【0016】

ここで、例えば入力 $X(z)$ に768 kHz、24 bitの信号を入力すると6 bitの出力信号 $Y(z)$ を出力する。通常ディジタルアンプでは、フィルタ $H(z)$ を適切に設計して、図5に示すノイズシェーピング特性図に示すように、量子化ノイズを高周波数帯域にシフトすることにより、オーディオ帯域のノイズを減らしてS/N比を確保している。

【0017】

本発明の実施の形態に係るデルタシグマ変調器4は、5次分のデルタシグマ変調回路（例えば図4に示す回路）を用いて図6のように構成される。

図6に示すように、デルタシグマ変調器4は、入力ソースであるディジタルオーディオ信号の量子化ビット数を検出する量子化ビット数検出部9（量子化ビット数検出手段）と、ディジタルオーディオ信号のボリューム設定値を検出するボリューム設定値検出部10（ボリューム設定値検出手段）と、シェーピング特性の異なる複数のフィルタ係数を有し量子化ノイズを通過させるフィルタ11（フィルタ手段）と、ディジタルオーディオ信号のビット数及びボリューム設定値に応じてフィルタ11の利得調整器12～16のフィルタ係数を切り替えるフィルタ係数切替器17（フィルタ係数切替手段）とを備えている。

【0018】

このように、本発明の実施の形態に係るデルタシグマ変調器4は、5次分のデルタシグマ変換回路を備えているので、各デルタシグマ変換回路に対する係数は5個である。そして、この係数5個を1組としたフィルタ係数を複数持っていることを特徴としている。

【0019】

すなわち、デルタシグマ変調器4は図6に示すように、5次（高次）のフィルタ係数（ a_1, a_2, a_3, a_4, a_5 ）と、3次（低次）のフィルタ係数（ $b_1, b_2, b_3, 0, 0$ ）の2組のフィルタ係数を持っている。このように、3次（低次）のフィルタ係数は、2つの係数0を持つことにより、3次（低次）のデルタシグマ変換器を実現している。

【0020】

なお、ここで用いられる5次及び3次のフィルタ係数の具体例としては、以下のような数値の一例が挙げられる。

5次のフィルタ係数：（-5, 10, -10, 5, -1）

3次のフィルタ係数：（-3, 3, -1, 0, 0）

【0021】

フィルタ係数切替器17は、CD等の量子化ビット数の少ないソースの場合には常に3次のフィルタ係数組（ $b_1, b_2, b_3, 0, 0$ ）に切り替え、DVD等の量子化ビット数の多いソースの場合には、原則的に5次のフィルタ係数（ a_1, a_2, a_3, a_4, a_5 ）に切り替える。ただし、量子化ビット数の多いソースの場合であっても、ボリューム設定値がその最大値から所定の閾値よりも高く設定された場合は3次のフィルタ係数を使用する。

【0022】

ボリューム設定値の上昇時に、閾値およびフィルタ係数切り替え時点を図7に示すように、所定の閾値より低く設定されていたボリューム設定値が当該閾値より高い値に変更されたときには、フィルタ係数を5次（高次）から3次（低次）に切り替える。

【0023】

逆に、ボリューム設定値の下降時における閾値およびフィルタ切り替え時点を図8に示すように、所定の閾値より高く設定されていたボリューム設定値が当該閾値より低い値に変更されたときには、フィルタ係数を3次から5次に切り替える。

【0024】

図7及び図8に示した閾値は、例えばボリューム設定値の最大値を0 dBとすると約-6 dBの値とすることが望ましい。その理由は、5次のフィルタ係数ではボリューム設定値の最大値に対し約60%以下に入力振幅を抑えないと発振してしまうからである。

【0025】

また、フィルタ係数切替器17は、フィルタ係数を3次から5次に切り替えるときには、量子化ノイズを格納するメモリ18～22を零にリセットする。

この理由は、前述した数値の具体例のように、3次のフィルタ係数よりも5次のフィルタ係数の方が各数値が大きいので、3次のフィルタ係数から5次のフィルタ係数に切り替えたときに、量子化ノイズが過度にフィードバックされるのを抑えるためである。

【0026】

なお、フィルタ係数を5次から3次に切り替えるときには、メモリをリセットする必要はないが、リセットしないようにするために、そのための制御プログラムを必要とするので、全体の制御プログラムを簡単にするためにここでもリセットするようにしてもよい。

すなわち、フィルタ係数切替時には必ずメモリをリセットするように、制御プログラムを作成した方が全体の制御プログラムを簡単にできる。

【0027】

さらに、前述の図7に示した現在のボリューム設定値から新しいボリューム設定値に向けて利得が上昇する場合は、上昇開始時点近傍においてフィルタ係数を5次（高次）から3次（低次）に切り替え、前述の図8に示した現在のボリューム設定値から新しいボリューム設定値に向けて利得が下降する場合は、下降終了時点近傍にてフィルタ係数を3次（低次）から5次（高次）に切り替える。

【0028】

このように上昇開始時点近傍および下降終了時点で近傍切り替えることにより、高次のフィルタ係数は必ず閾値（所定値）より低いボリューム設定値で使用されることになるので、系が不安定になることを回避できる。

【0029】

次に、本実施の形態に係るデジタルアンプの動作を説明する。

デジタルインターフェース1を介して取り込まれたCDやDVD等のデジタルソースからの入力信号が、オーバーサンプリング回路2によりサンプリング周波数が上げられた後、デジタルボリューム3によって利得が調整される。

【0030】

そして、利得調整された入力信号がデルタシグマ変調器4により量子化ビット数が削減される。デルタシグマ変調器4により得られたパルス符号変調信号はPCM/PWM変換器5でパルス幅変調信号に変換された後、パワースイッチ6にてパルス幅変調信号の周期で図示せぬ電源がスイッチングされて、パルス幅変調信号の振幅が増幅され、スピーカ8に印加する電流が生成される。生成された電流は、低域通過フィルタ7で高域成分が除去された後、スピーカ8に印加される。

【0031】

そして、デルタシグマ変調器4では、入力信号の量子化ビット数の少ないソースにときには3次のフィルタ係数に切り替え、量子化ビット数の多いソースのときには5次のフィルタ係数に切り替える。

【0032】

また、量子化ビット数の多いソースの場合に、デジタルボリューム3のボリューム設定値がその最大値の約50%以上の値に変更されたときには、フィルタ係数を5次から3次に切り替える。

【0033】

また、フィルタ係数を3次から5次に切り替えたときに、量子化ノイズを格納するメモリを零にリセットする。

【0034】

このように、本実施の形態に係るデルタシグマ変調器4は、入力信号の量子化ビット数を検出して（量子化ビット数検出ステップ）、量子化ビット数の少ないソースのときには3次のフィルタ係数に切り替え、量子化ビット数の多いソースのときには5次のフィルタ係数に切り替える（フィルタ係数切替ステップ）ので、量子化ビット数が少ないソースに対しては、3次のデルタシグマ変調器でもソースの持っているS/N比を確保することができ、かつ入力信号の振幅が大きくなっても系が不安定にならない。一方、量子化ビット数の多いソースに対しては、5次のデルタシグマ変調器として動作することによりS/N比を高く設定することができる。

【0035】

また、量子化ビット数の多いソースの場合であっても、ボリューム設定値を検出して（ボリューム設定値検出ステップ）その値が最大値の約50%以上の高い値に変更されたときには5次から3次に切り替える（フィルタ係数切替ステップ）ので、高次のフィルタ係数は必ず閾値より低いボリューム設定値で使用されることになり、系が不安定になることを回避できる。

【0036】

なお、ボリュームを最大値付近にすることは稀であることから、通常の使用状態では高S/N比を確保できる。

【0037】

また、フィルタ係数の次数が大きくなる方に切り替えたときに、量子化ノイズを格納するメモリを零にリセットするので、3次のフィルタ係数から5次のフィルタ係数に切り替えても、量子化ノイズが過度にフィードバックされるのを抑えることができる。

【0038】

なお、デルタシグマ変調回路の他の例としては、図9及び図10に示すようなものもある。これらの図に示すデルタシグマ変調回路では量子化ノイズだけでなく信号も伝達関数を持っている。このため、信号の周波数特性は平坦ではないが、このような構成のデルタシグマ変調回路などに対しても本実施の形態に係るデルタシグマ変調器のようにフィルタ係数切り替えを適用することができる。

【0039】

以上詳述したように、本実施の形態に係るデルタシグマ変調器は、ディジタルオーディオ信号の量子化ノイズを高周波帯域にシフトすることにより、当該ディジタルオーディオ信号の帯域のノイズを削減するデルタシグマ変調器であって、前記ディジタルオーディオ信号の量子化ビット数を検出する量子化ビット数検出部9（量子化ビット数検出手段）と、ディジタルオーディオ信号のボリューム設定値を検出するボリューム設定値検出部10（ボリューム設定値検出手段）と、シェーピング特性の異なる複数のフィルタ係数を有し量子化ノイズを通過させるフィルタ11（フィルタ手段）と、量子化ビット数検出部9の検出結果とボリューム設定値検出部10の検出結果とに応じて、フィルタ11のフィルタ係数を切り替えるフィルタ係数切替器17（フィルタ係数切替手段）と、を有することで、入力信号の量子化ビット数の検出値とボリューム設定値に応じてフィルタ11のフィルタ係数を切り替えるので、例えば量子化ビット数の少ない入力信号のときには低次のフィルタ係数に切り替え、量子化ビット数の多い入力信号のときには高次のフィルタ係数に切り替えることができ、入力信号の振幅が大きくなってしまふ系が不安定になることがなく、また量子化ビット数の多い入力信号に対しては高次のデルタシグマ変調器として動作するのでS/N比を高く設定することができる。

【0040】

また、本実施の形態に係るデルタシグマ変調器の切り替え方法は、ディジタルオーディオ信号の量子化ビット数を検出する量子化ビット数検出ステップと、ディジタルオーディオ信号のボリューム設定値を検出するボリューム設定値検出ステップと、量子化ビット数及びボリューム設定値に応じてフィルタ係数を切り替えるフィルタ係数切替ステップと、を含むことで、量子化ビット数の少ない入力信号のときには低次のフィルタ係数に、量子化ビット数の多い入力信号のときには高次のフィルタ係数に切り替えることができ、入力信号の振幅が大きくなってしまふ系が不安定になることを回避することができ、また量子化ビット数の多い入力信号に対してS/N比を高く設定することができる。

【0041】

また、本実施の形態に係るデジタルアンプは、前述の本実施の形態のデルタシグマ変調器を備えたことにより、高S/N比と安定性の両立が図ることができる。

【図面の簡単な説明】

【図1】

従来の5次のデルタシグマ変調器の構成を示すブロック図である。

【図2】

従来の特許文献1に記載のデルタシグマ変調器を示すブロック図である。

【図3】

本発明の実施の形態に係るデジタルアンプの機能ブロック図である。

【図4】

本発明の実施の形態に係るデルタシグマ変調器を構成するデルタシグマ変調回路の一例を示すブロック図である。

【図5】

図4のデルタシグマ変調回路のノイズシェーピング特性を示す図である。

【図6】

本発明の実施の形態に係るデルタシグマ変調器の構成を示すブロック図である

【図7】

ボリューム設定値の上昇時における閾値およびフィルタ切り替え時点を示す図である。

【図8】

ボリューム設定値の下降時における閾値およびフィルタ切り替え時点を示す図である。

【図9】

本発明の実施の形態に係るデルタシグマ変調器を構成するデルタシグマ変調回路の他の一例を示すブロック図である。

【図10】

本発明の実施の形態に係るデルタシグマ変調器を構成するデルタシグマ変調回

路のさらに他の一例を示すブロック図である。

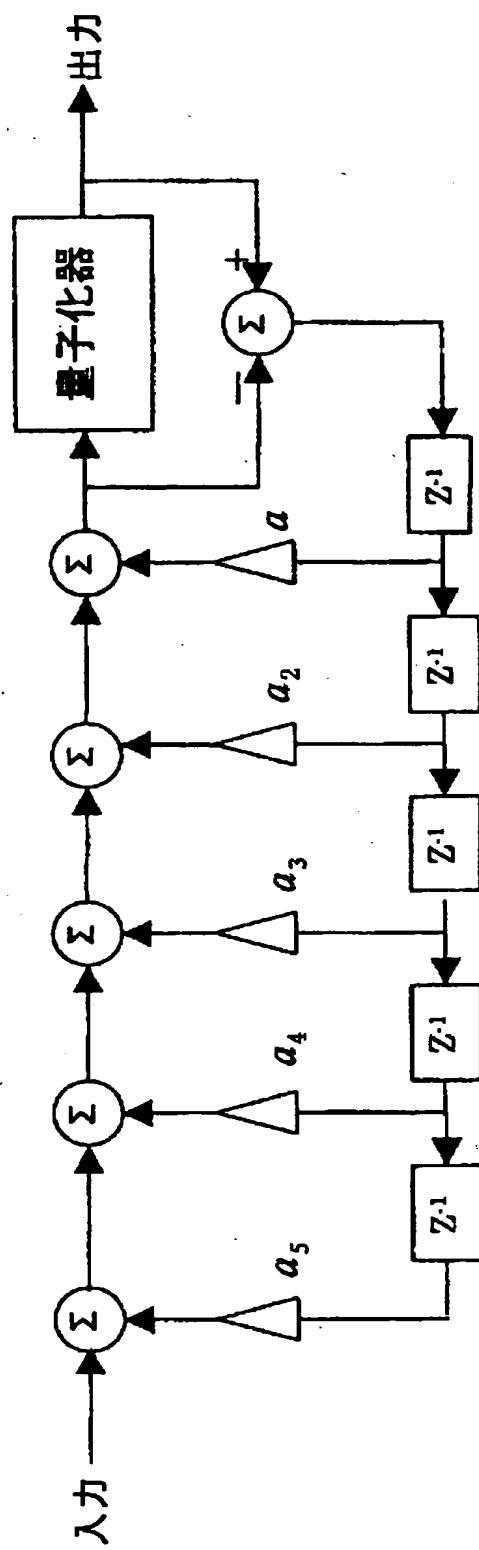
【符号の説明】

- 4 デルタシグマ変調器
- 9 量子化ビット数検出部（量子化ビット数検出手段）
- 10 ボリューム設定値検出部（ボリューム設定値検出手段）
- 11 フィルタ（フィルタ手段）
- 17 フィルタ係数切替器（フィルタ係数切替手段）
- 20 ディジタルアンプ

【書類名】 図面

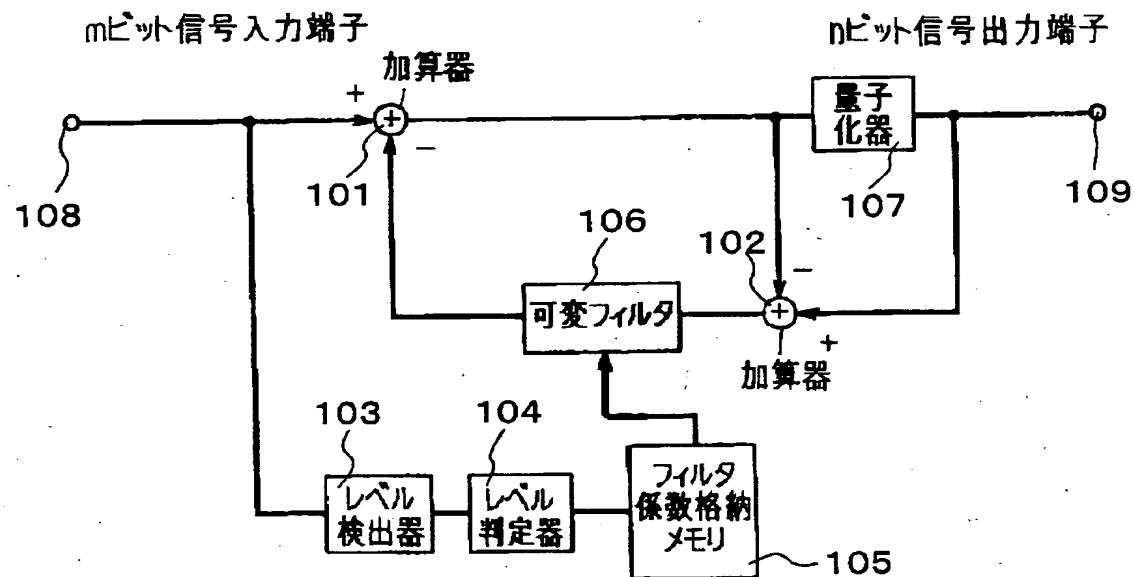
【図1】

従来技術

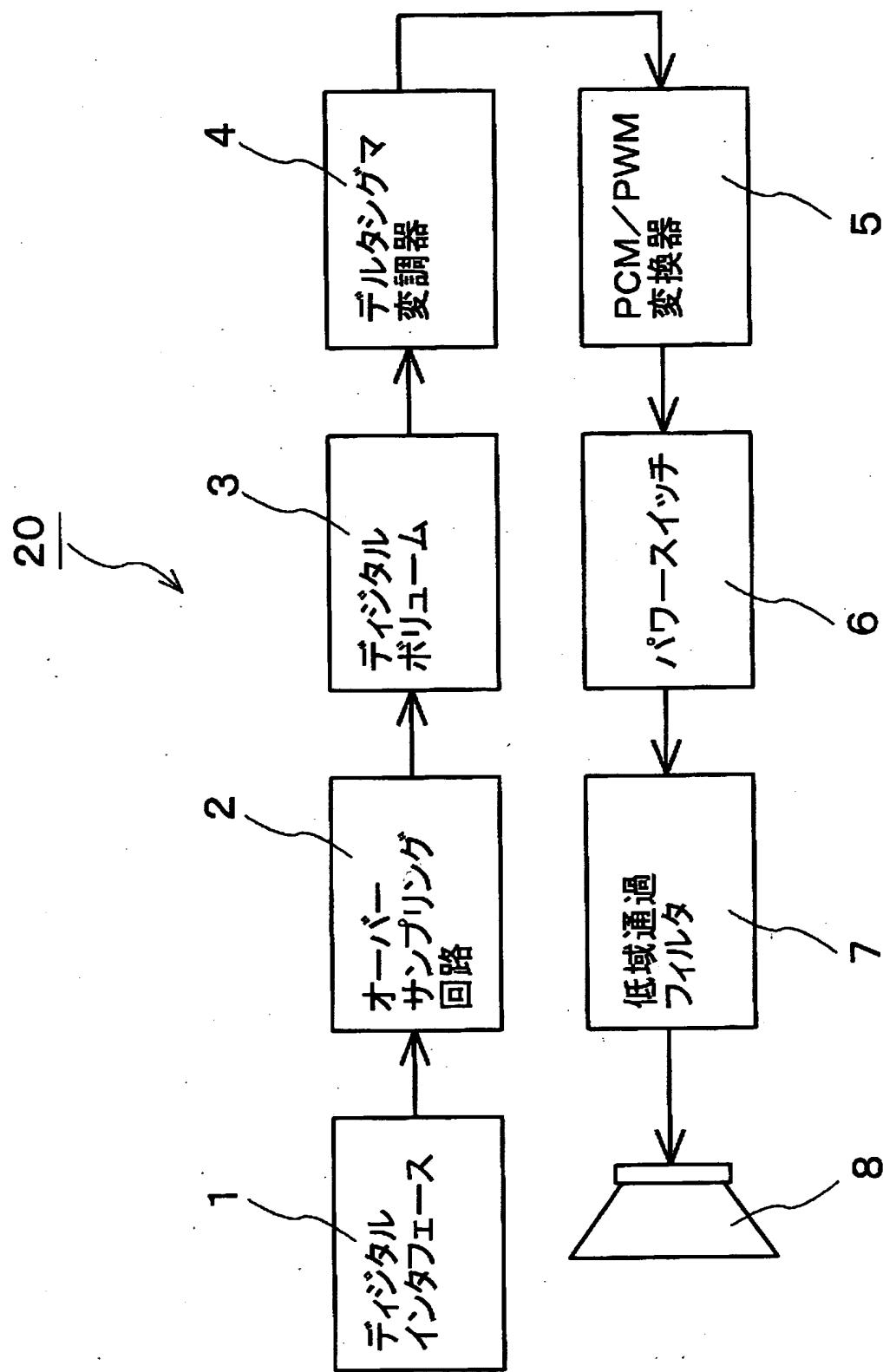


【図2】

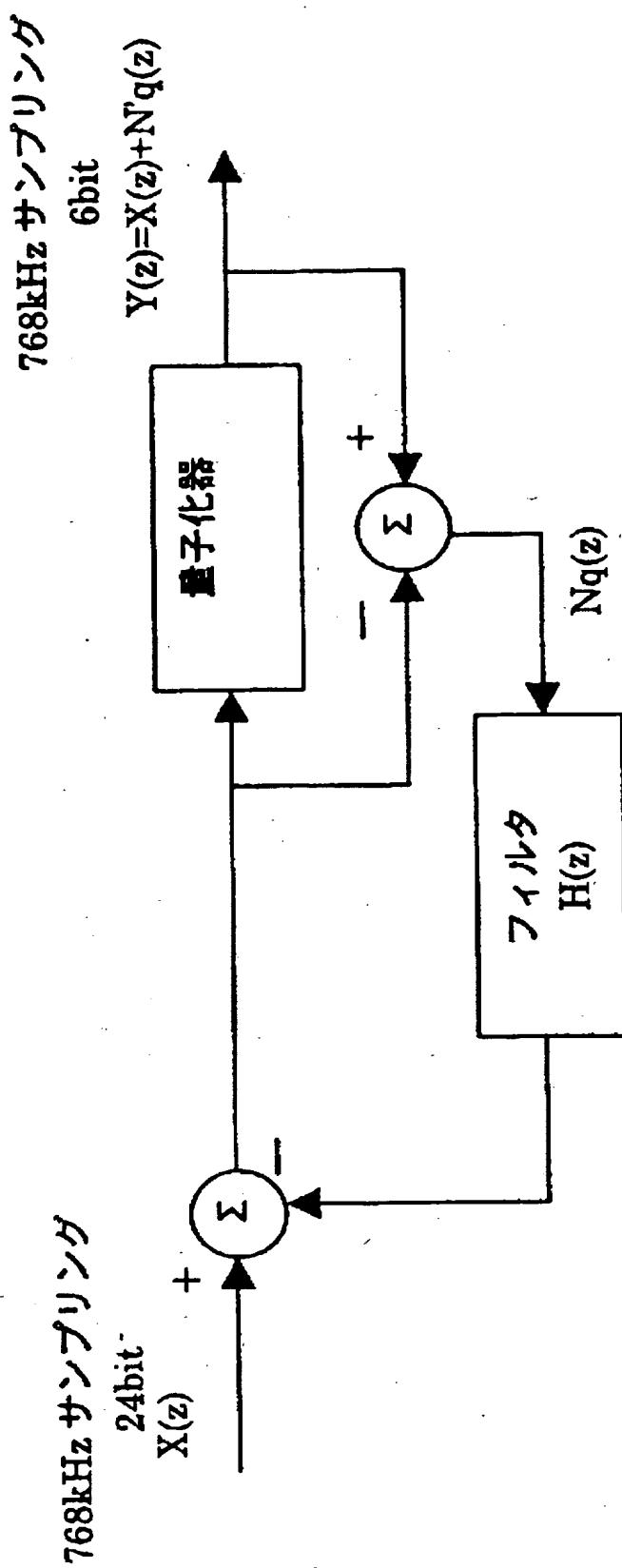
従来技術



【図3】

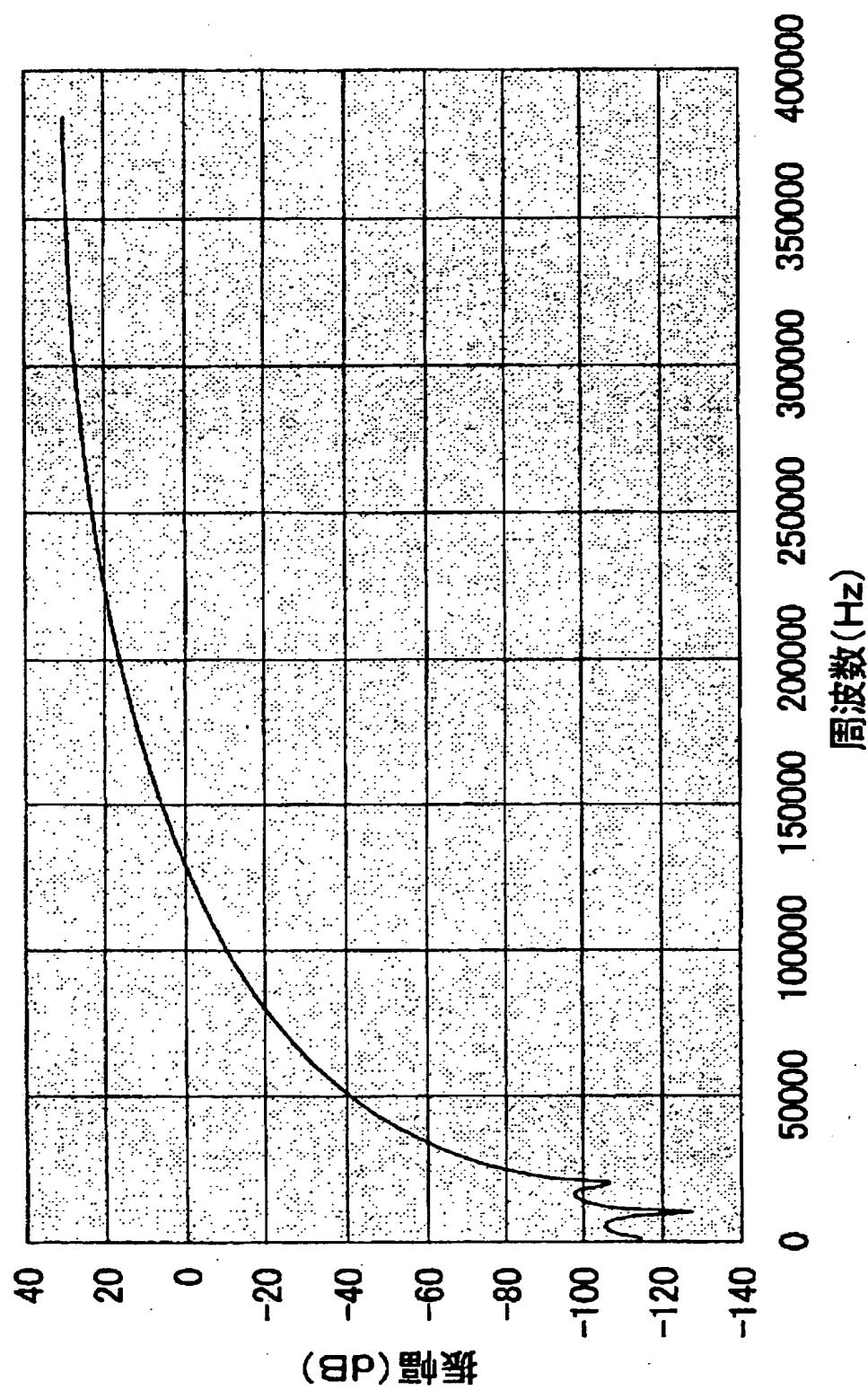


【図4】

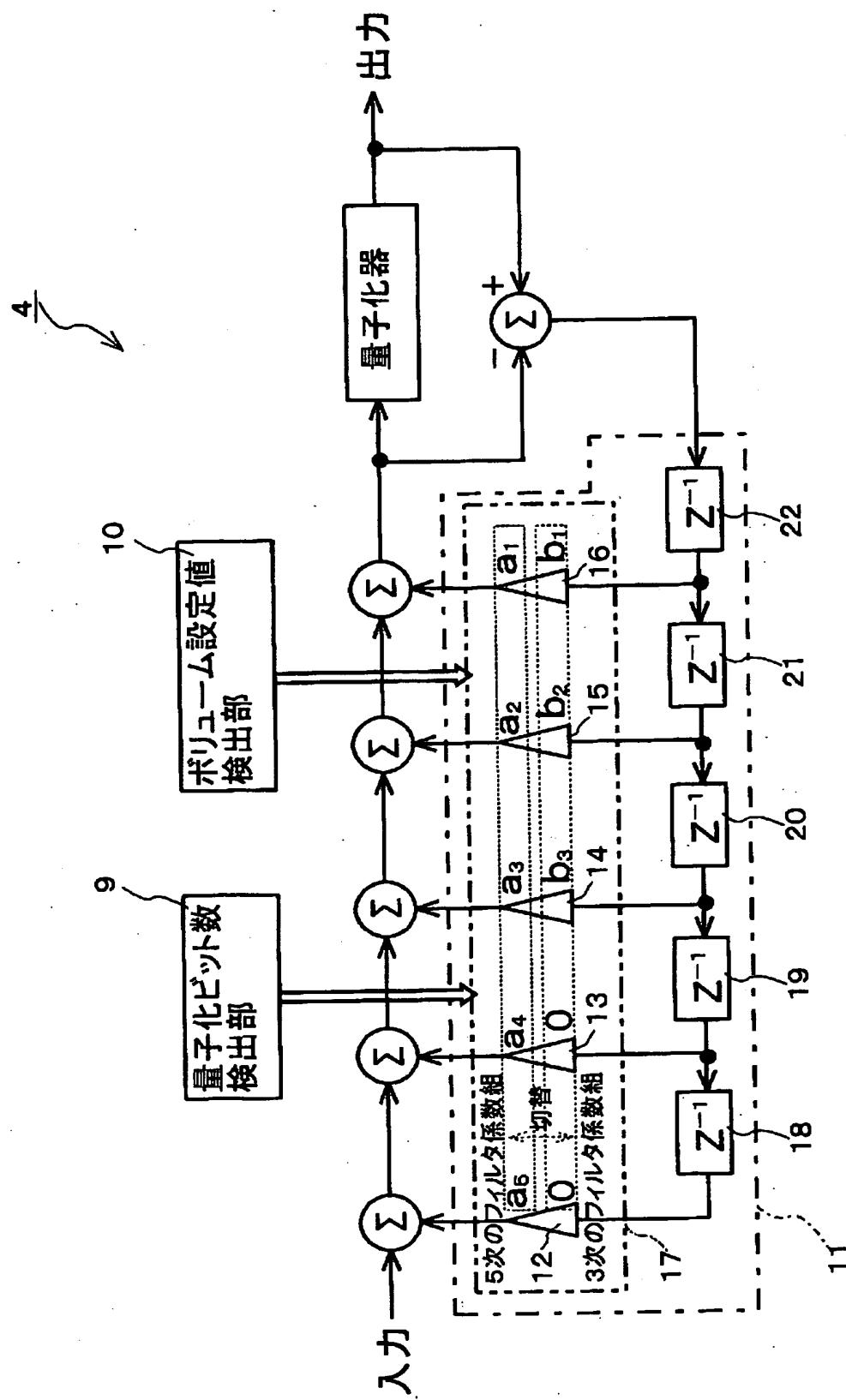


【図5】

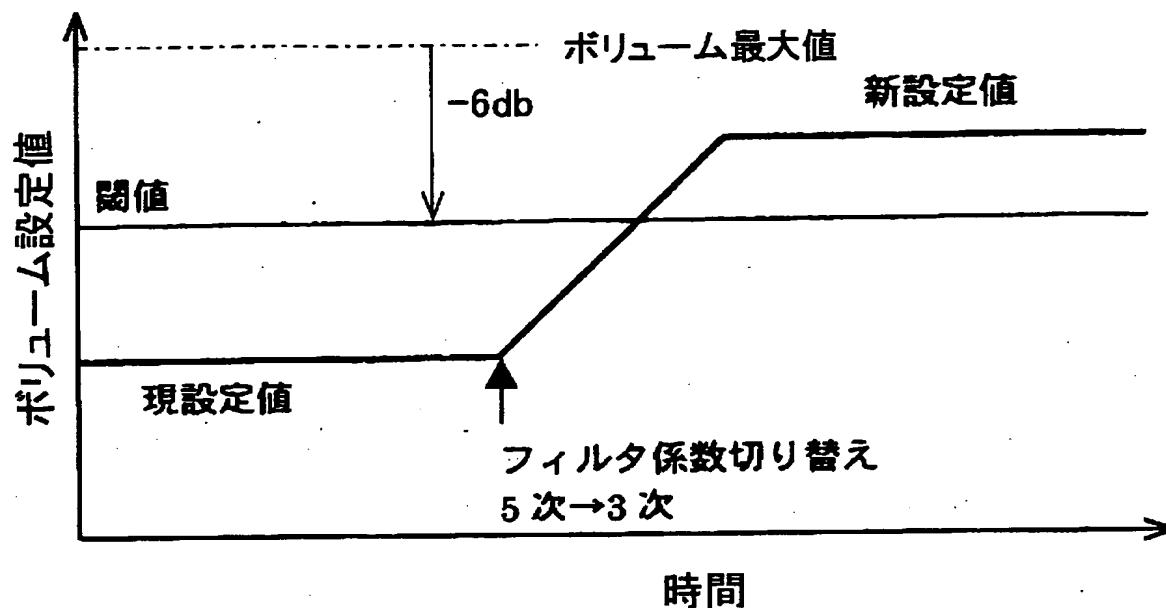
係数ビット:24



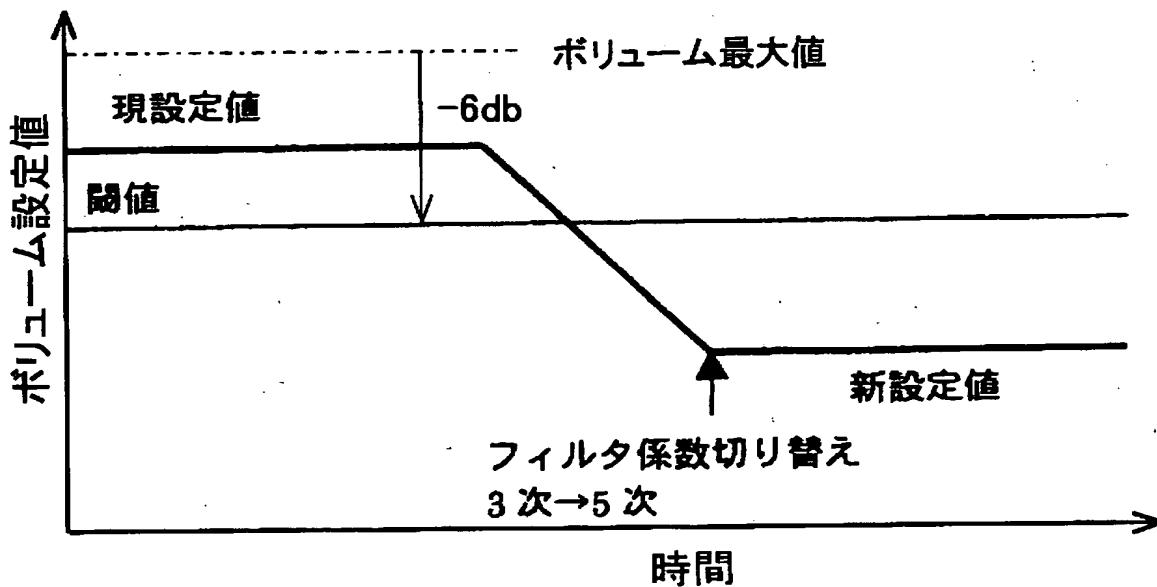
【図6】



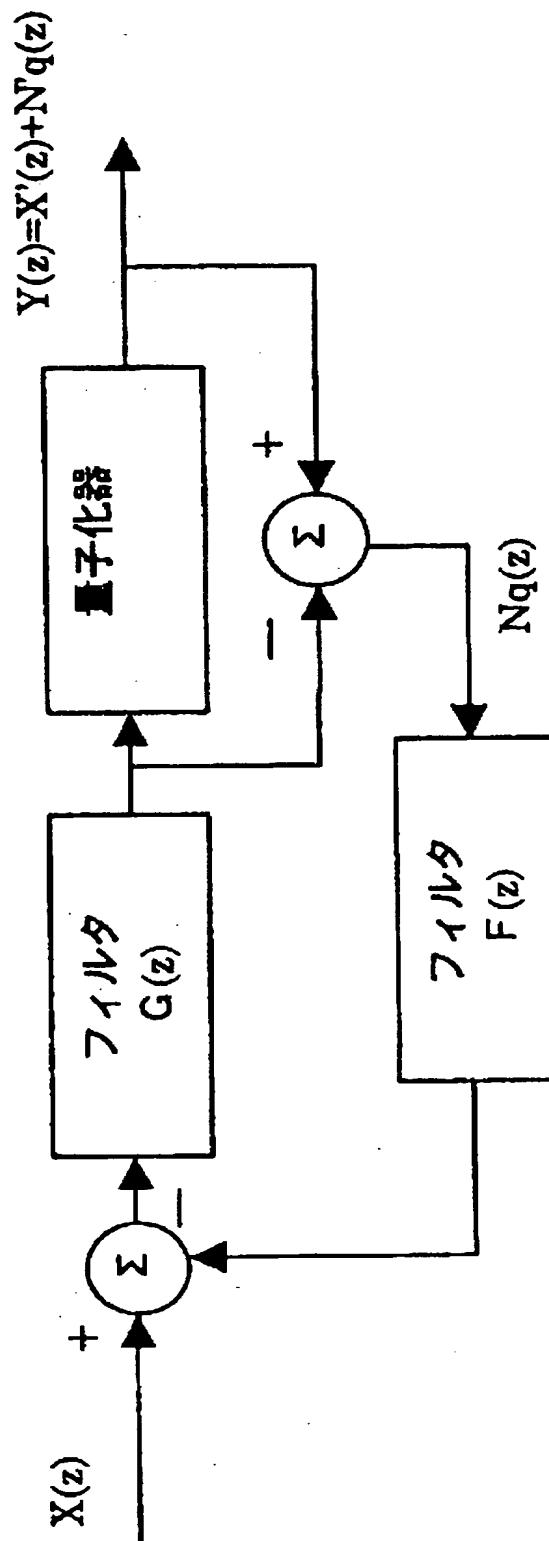
【図7】



【図8】

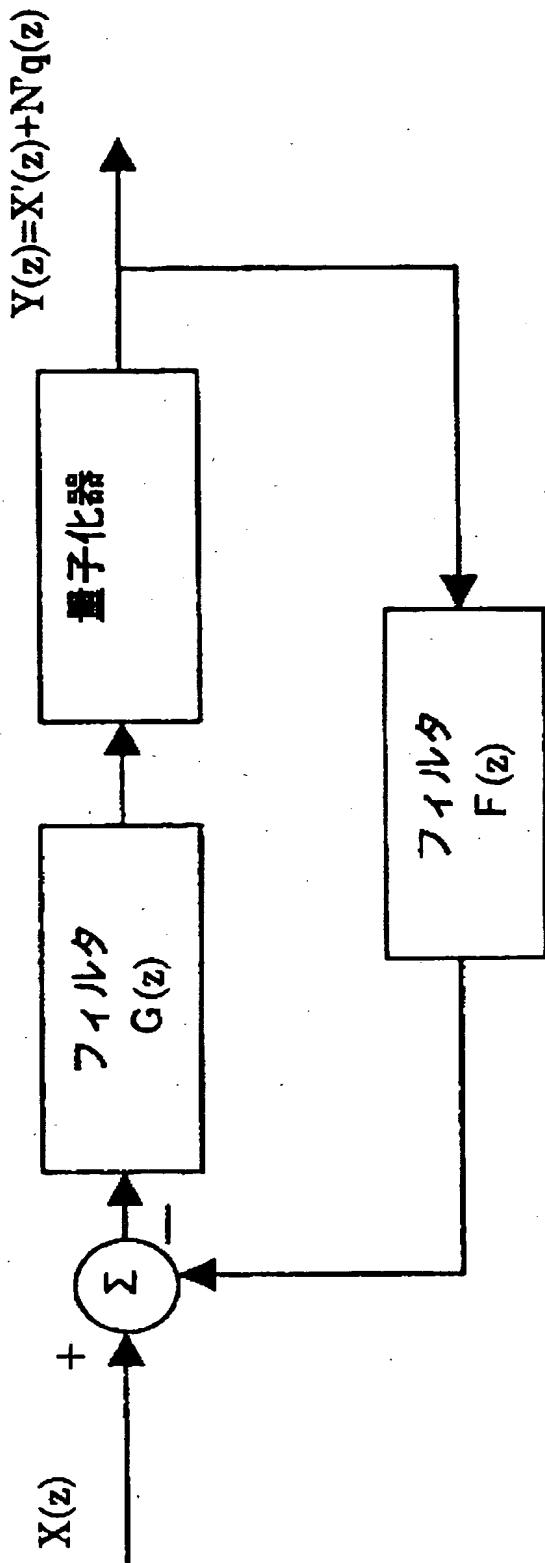


【図9】



$$\begin{aligned}X'(z) &= G(z)X(z) \\N'q(z) &= (1 - F(z)G(z))Nq(z)\end{aligned}$$

【図10】



$$X'(z) = \frac{G(z)}{1 + F(z)G(z)} X(z)$$

$$N'q(z) = \frac{1}{1 + F(z)G(z)} Nq(z)$$

【書類名】 要約書

【要約】

【課題】 高S/N比と系の安定性を両立させることができるデルタシグマ変調器、デルタシグマ変調器の切り替え方法、およびデジタルアンプを提供する。

【解決手段】 ディジタルオーディオ信号の量子化ビット数を検出する量子化ビット数検出部9と、ディジタルオーディオ信号のボリューム設定値を検出するボリューム設定値検出部10と、シェーピング特性の異なる複数のフィルタ係数を有し量子化ノイズを通過させるフィルタ11と、量子化ビット数検出部9及びボリューム設定値検出部10の検出結果に応じてフィルタ11のフィルタ係数を切り替えるフィルタ係数切替器17と、を備え、入力信号の量子化ビット数を検出して、量子化ビット数の少ないソースのときには低次のフィルタ係数に切り替え、量子化ビット数の多いソースのときにボリューム設定値が所定値以上の場合には低次のフィルタに切り替え、所定値未満の場合には高次のフィルタ係数に切り替える。

【選択図】 図6

認定・付加情報

特許出願の番号	特願2002-340745
受付番号	50201774907
書類名	特許願
担当官	第八担当上席 0097
作成日	平成14年11月26日

<認定情報・付加情報>

【提出日】 平成14年11月25日

次頁無

出願人履歴情報

識別番号 [000005016]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都目黒区目黒1丁目4番1号

氏 名 バイオニア株式会社